

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-145514  
 (43)Date of publication of application : 28.05.1999

(51)Int.CI. H01L 33/00  
 H01L 21/205

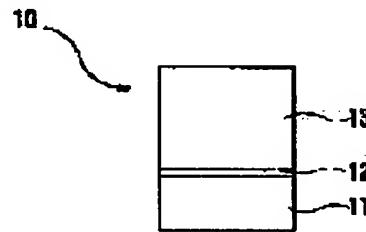
(21)Application number : 09-302918 (71)Applicant : TOSHIBA CORP  
 (22)Date of filing : 05.11.1997 (72)Inventor : SUZUKI NOBUHIRO  
 SUGAWARA HIDETO

## (54) GALLIUM NITRIDE SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To enable a gallium nitride semiconductor thick-film layer of high quality to be grown by a method, wherein a buffer layer formed of indium-containing gallium nitride semiconductor is deposited on a substrate of SiC or Si.

**SOLUTION:** A semiconductor device 10 is formed through a manner where an In<sub>0.1</sub>Ga<sub>0.9</sub>N buffer layer 12 and a gallium nitride semiconductor layer 13 are successively formed in this sequence on a 6H-SiC substrate 11. The buffer layer 12 has a function of relaxing stresses caused by a thermal expansion difference between the SiC substrate 11 and the gallium nitride semiconductor layer 13. A (0001) substrate is used as the SiC substrate 11, and a gallium nitride semiconductor layer possessed of a (0001) plane on its surface is epitaxially grown thereon. It is preferable that the buffer layer 12 is formed of indium-containing gallium nitride semiconductor deposited as thick as a monoatomic layer or above, and the gallium nitride semiconductor layer 13 corresponds to various device components such as an LED or a laser. The buffer layer 12 relaxes stress caused by a thermal expansion coefficient difference to protect a substrate against warpage or cracking.



### LEGAL STATUS

[Date of request for examination]	13.02.2001
[Date of sending the examiner's decision of rejection]	22.08.2003
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3500281
[Date of registration]	05.12.2003
[Number of appeal against examiner's decision]	2003-18304

BEST AVAILABLE COPY

[of rejection]

[Date of requesting appeal against examiner's decision of rejection] 18.09.2003

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(3)

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-145514

(43)公開日 平成11年(1999)5月28日

(51) Int.Cl.<sup>6</sup>H 01 L 33/00  
21/205

識別記号

F I

H 01 L 33/00  
21/205

C

審査請求 未請求 請求項の数10 O L (全 11 頁)

(21)出願番号 特願平9-302918

(22)出願日 平成9年(1997)11月5日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 鈴木伸洋

神奈川県川崎市幸区堀川町72番地 株式会  
社東芝川崎事業所内

(72)発明者 菅原秀人

神奈川県川崎市幸区堀川町72番地 株式会  
社東芝川崎事業所内

(74)代理人 弁理士 佐藤一雄 (外3名)

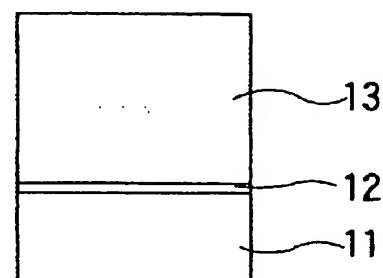
(54)【発明の名称】 空化ガリウム系半導体素子およびその製造方法

(57)【要約】

【課題】 SiC基板やシリコン基板などの各種基板上に、高品質かつ膜厚の厚い窒化ガリウム系半導体層を積層してなる半導体素子およびその製造方法を提供することを目的とする。

【解決手段】 SiCやシリコンなどの基板上にインジウムを含んだ窒化ガリウム系半導体のバッファ層を堆積することにより、その上に高品質の窒化ガリウム系半導体層を厚く成長することができる。

10



- 【特許請求の範囲】**
- 【請求項1】** 基板と、  
前記基板の上に積層された少なくともインジウムを含む  
窒化ガリウム系半導体からなるバッファ層と、  
前記バッファ層の上に積層された少なくとも1層以上の  
窒化ガリウム系半導体層と、  
を備え、前記基板と前記窒化ガリウム系半導体層との熱  
膨張率の差に起因する応力が前記バッファ層により緩和  
されるようにしたものとして構成されていることを特徴とする  
窒化ガリウム系半導体素子。
- 【請求項2】** 前記基板は、シリコン、6H型SiC、GaPおよびGaAsからなる群のうちから選択されたひとつにより構成されていることを特徴とする請求項1記載の窒化ガリウム系半導体素子。
- 【請求項3】** シリコン、6H型SiC、GaPおよびGaAsからなる群のうちから選択されたひとつにより構成され、第1導電型の導電性を有する基板と、  
前記基板の主面上に積層され、インジウムを含む窒化ガリウム系半導体からなるバッファ層と、  
前記バッファ層の上に積層され、第1導電型の導電性を有する第1の窒化ガリウム系半導体層と、  
前記第1の窒化ガリウム系半導体層の上に積層された窒化ガリウム系半導体からなる発光層と、  
前記発光層の上に積層され、第2導電型の導電性を有する第2の窒化ガリウム系半導体層と、  
前記基板の裏面に形成された第1の電極と、  
前記第2の窒化ガリウム系半導体層の上に形成された第2の電極と、を少なくとも備え、前記第1の電極と前記第2の電極との間に電流を流すことにより前記発光層において発光が生ずるものとして構成されたことを特徴とする窒化ガリウム系半導体素子。
- 【請求項4】** 前記基板の上に積層された各層の層厚の合計値が3μm以上であることを特徴とする請求項1～3のいずれか1つに記載の窒化ガリウム系半導体素子。
- 【請求項5】** 前記バッファ層は、InGaNからなることを特徴とする請求項1～4のいずれか1つに記載の半導体素子。
- 【請求項6】** 前記基板は、SiCからなり、  
前記バッファ層を構成する前記InGaNは、組成式 $In_xG_{1-x}N$ におけるインジウム組成xが、 $0.1 \leq x \leq 0.3$ の範囲内にあることを特徴とする請求項5記載の窒化ガリウム系半導体素子。
- 【請求項7】** 前記基板は、Siからなり、  
前記バッファ層を構成する前記InGaNは、組成式 $In_xG_{1-x}N$ におけるインジウム組成xが、 $0.2 \leq x \leq 0.3$ の範囲内にあることを特徴とする請求項5記載の窒化ガリウム系半導体素子。
- 【請求項8】** シリコン、6H型SiC、GaPおよびGaAsからなる群のうちから選択されたひとつにより構成された基板の上に、300℃以上800℃以下の成長
- 温度で、インジウムを含む窒化ガリウム系半導体からなるバッファ層を形成する工程と、  
温度を800℃以上1200℃以下として、前記バッファ層を再結晶化する工程と、  
前記バッファ層の上に窒化ガリウム系半導体からなる複数の単結晶層を成長する工程と、  
を備えたことを特徴とする窒化ガリウム系半導体素子の製造方法。
- 【請求項9】** 第1導電型の導電性を有する6H型SiCからなる基板の主面上に、400℃以上600℃以下の成長温度で、組成式 $In_xG_{1-x}N$ におけるインジウム組成xが、 $0.1 \leq x \leq 0.3$ の範囲内にあるInGaNバッファ層を形成する工程と、  
温度を800℃以上1200℃以下として、前記バッファ層を再結晶化する工程と、  
前記バッファ層の上に第1導電型の導電性を有する窒化ガリウム系半導体からなる第1の単結晶層を成長する工程と、  
前記第1の単結晶層の上に窒化ガリウム系半導体からなる発光層を成長する工程と、  
前記発光層の上に第2導電型の導電性を有する第2の単結晶層を成長する工程と、  
前記基板の裏面に第1の電極を形成する工程と、  
前記第2の単結晶層の上に第2の電極を形成する工程と、を少なくとも備えたことを特徴とする窒化ガリウム系半導体素子の製造方法。
- 【請求項10】** 第1導電型の導電性を有するシリコンからなる基板の主面上に、400℃以上600℃以下の成長温度で、組成式 $In_xG_{1-x}N$ におけるインジウム組成xが、 $0.2 \leq x \leq 0.3$ の範囲内にあるInGaNバッファ層を形成する工程と、  
温度を800℃以上1200℃以下として、前記バッファ層を再結晶化する工程と、  
前記バッファ層の上に第1導電型の導電性を有する窒化ガリウム系半導体からなる第1の単結晶層を成長する工程と、  
前記第1の単結晶層の上に窒化ガリウム系半導体からなる発光層を成長する工程と、  
前記発光層の上に第2導電型の導電性を有する第2の単結晶層を成長する工程と、  
前記基板の裏面に第1の電極を形成する工程と、  
前記第2の単結晶層の上に第2の電極を形成する工程と、を少なくとも備えたことを特徴とする窒化ガリウム系半導体素子の製造方法。
- 【発明の詳細な説明】**
- 【0001】**
- 【発明の属する技術分野】** 本発明は、窒化ガリウム系半導体素子およびその製造方法に関する。より詳しくは、本発明は、SiC基板やシリコン基板などの各種基板上に高品質な窒化ガリウム系化合物半導体層が形成されて

なる半導体素子およびその製造方法に関する。

### 【0002】

【従来の技術】近年、GaN、InGaN、GaAlNなど窒化ガリウム系半導体が、短波長の波長領域で発光する発光素子の材料として注目されている。このような窒化ガリウム系半導体を用いることによって、これまで困難とされていた青色または緑色領域での高い強度の発光が可能となりつつある。

【0003】ここで、本明細書において「窒化ガリウム系半導体」とは、 $In_xAl_yGa_{1-x-y}N$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $x + y \leq 1$ ) なる化学式において組成比  $x$  及び  $y$  をそれぞれの範囲内で変化させたすべての組成の半導体を含むものとする。例えば、InGaN ( $x = 0.4$ ,  $y = 0$ ) も「窒化ガリウム系半導体」に含まれるものとする。

【0004】従来の窒化ガリウム系半導体素子は、サファイア ( $Al_2O_3$ ) 基板上に低温で成長したバッファ層を介して形成されていた。この方法を開示する参考文献としては、例えば、特開平2-229476号公報や特開平8-8217号公報を挙げることができる。しかし、サファイアは硬度が9と極めて硬く、化学的にも非常に安定なので、基板のエッチングや劈開などの素子化プロセスが困難である。また、電気的に絶縁性を有するので、基板裏面に電極を設けることができず、半導体素子の構造が極めて制約されるという問題がある。さらに、現在の段階で容易に入手できる基板サイズは、大きくて2インチ径であり、それより大型の基板は入手が困難である。また、その価格も高いという問題もあった。

【0005】これらの問題に対する解決策として、6H型炭化シリコン (6H-SiC) からなる基板の上への結晶成長が試みられている。6H-SiCは、サファイアと比べて加工が容易であり、また、電気的な導通性も良好である。

### 【0006】

【発明が解決しようとする課題】ところで、従来、サファイア基板上に窒化ガリウム系半導体を成長する際には、結晶性を改善する方法として、 $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ ) からなるバッファ層を用いる方法が採用されていた。この技術を開示する文献としては、例えば、特開平2-229476号公報や、特開平8-8217号公報を挙げができる。

【0007】しかし、SiC基板に対して同様のバッファ層を用いて結晶成長を行うと、良好な結晶を得られないという問題があった。

【0008】図10は、SiC基板の上に従来の方法により窒化ガリウム系半導体を結晶成長させた場合の概略断面図である。すなわち、SiC基板101の上に $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ ) からなるバッファ層102を介して、厚さが約3μm以上のGaN層103を成長す

ると、同図に示したようにGaN層103にクラック104が発生し、良好な結晶を得ることができなかつた。

これは、6H-SiC基板101と窒化ガリウム系半導体層103との熱膨張率の差が原因であると考えられる。それぞれの熱膨張率をみると、6H-SiCは $4.2 \times 10^{-6}$ 、GaNは $5.6 \times 10^{-6}$ であり、従来の基板材料であるサファイアは $7.5 \times 10^{-6}$ である。すなわち、高温でGaNを成長した後に室温まで冷却すると、サファイア基板の上に成長した窒化ガリウム系半導体層には圧縮応力が負荷されるのに対して、6H-SiC基板の上に成長した窒化ガリウム系半導体層に対しては、引っ張り応力が負荷される。この引っ張り応力がクラックの原因となると考えられる。

【0009】一方、従来の方法においては、バッファ層102として $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ ) を用いているが、この材料は不純物をドーピングしない場合にはn型キャリア濃度が低く、電流が流れにくい。従って、このような従来のバッファ層102には、電流を流すことが困難であるという問題もあった。

【0010】図1.1は、SiC基板上に形成した半導体素子の断面構造を例示する概略図である。すなわち、同図に表した半導体素子においては、SiC基板101の上に $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ ) バッファ層102、n型の窒化ガリウム系半導体層105、p型の窒化ガリウム系半導体層106が積層され、さらに、n側電極107とp側電極108とがそれぞれ設けられている。ここで、n側電極107を介して電流を流すためには、バッファ層102のキャリア濃度を増やす必要がある。しかし、 $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ ) からなるバッファ層102に、Siなどのn型不純物をドーピングすると、結晶性が顕著に劣化し窒化ガリウム系半導体層103の結晶成長が困難となるという問題があった。

【0011】一方、サファイア以外の基板として、シリコン (Si) 基板を用いる方法も試みられている。シリコン基板は、加工が容易で導電性も良好であり、大口径のウェーハを安価に入手できるという利点を有する。しかし、サファイア基板の場合と同様の方法により窒化ガリウム系半導体層を成長すると、前述したSiC基板の場合と同様にクラックが発生するという問題があった。

【0012】図1.2は、シリコン基板の上に従来の方法により窒化ガリウム系半導体を結晶成長させた場合の概略断面図である。すなわち、シリコン基板201の上に $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ ) からなるバッファ層202を介して、厚さが約1μm以上のGaN層203を成長すると、同図に示したようにGaN層203にクラック204が発生し、良好な結晶を得ることができなかつた。このクラックの密度は、GaN層203の層厚が約 $0.9 \mu m$ と薄い場合にも、光学顕微鏡で観察して、 $400 \sim 800 \text{ cm}^{-1}$ と高密度であった。これも、シリコン基板201と窒化ガリウム系半導体層203との熱膨

張率の差が原因であると考えられる。すなわち、シリコンの熱膨張率は  $3.6 \times 10^{-6}$  であり、高温で GaN を成長した後に室温まで冷却すると、シリコン基板の上に成長した窒化ガリウム系半導体層に対しては、引っ張り応力が負荷され、クラックの原因となると考えられる。シリコンの熱膨張率は、SiCよりもさらに小さいために、この引っ張り応力もさらに大きくなり、SiC 基板の場合よりもクラックが発生しやすくなる。発光ダイオード (LED) や半導体レーザなどの半導体素子を製造するためには、基板上に数ミクロン以上の半導体層を積層する必要がある場合が多い。しかし、従来は、SiC 基板やシリコン基板上にこのような厚さの窒化ガリウム系半導体層を成長するとクラックが生じ、良質の結晶が得られず、半導体素子を作成することができないという問題があった。

【0013】本発明は、かかる点に鑑みてなされたものである。すなわち、本発明は、SiC やシリコンなどの基板上に、高品質かつ膜厚の厚い窒化ガリウム系半導体層を積層してなる半導体素子およびその製造方法を提供することを目的とするものである。

#### 【0014】

【課題を解決するための手段】すなわち、本発明によれば、基板の上に少なくともインジウムを含む窒化ガリウム系半導体からなるバッファ層を設けることにより、SiC、シリコン、GaN、あるいはGaPなどの基板上に、クラックを生ずることなく高品質の窒化ガリウム系半導体層を成長することができるようになる。また、本発明によれば、従来の方法では不可能であった  $3 \mu\text{m}$  以上の厚さを有する窒化ガリウム系半導体の単結晶層を積層することができとなり、各種の半導体素子を実現することができるようになる。

【0015】このバッファ層としては、例えば、組成式  $\text{In}_x\text{Ga}_{1-x}\text{N}$  であらわされる窒化ガリウム系半導体を用いることができる。また、そのインジウム組成  $x$  は、SiC 基板の場合には、 $0.1 \leq x \leq 0.3$  の範囲内にあることが望ましく、シリコン基板の場合には、 $0.2 \leq x \leq 0.3$  の範囲内にあることが望ましい。

【0016】また、導電性を有する基板の上に、これらのバッファ層を介して、所定の窒化ガリウム系半導体層を積層することにより、n側電極とp側電極がそれぞれ素子の上下に形成された半導体素子を実現することができるようになる。

【0017】ここで、バッファ層の成長温度としては、 $300^\circ\text{C}$  以上  $800^\circ\text{C}$  以下である事が望ましく、 $400^\circ\text{C}$  以上  $600^\circ\text{C}$  以下であることがさらに望ましい。

#### 【0018】

【発明の実施の形態】本発明は、SiC やシリコンなどの基板上にインジウムを含んだ窒化ガリウム系半導体のバッファ層を堆積することにより、その上に高品質の窒化ガリウム系半導体層を厚く成長することを実現するも

のである。

【0019】以下に図面を参照しつつ、本発明の実施の形態について説明する。なお、以下では、具体的な実施例を例示しつつ説明し、特に、実施例 2、3、5、7、8、9においては、本発明を LED に適用した例について説明する。しかし、本発明は、LED に限定されるものではなく、SiC やシリコンの基板の上に組成式  $\text{In}_x\text{Ga}_{1-x-y}\text{Al}_y\text{N}$  ( $0 < x \leq 1$ 、 $0 \leq y \leq 1$ 、 $x + y \leq 1$ ) で表される材料で構成されたバッファ層を形成する半導体素子およびその製造方法の全般を含むものである。

【0020】(実施例 1) 図 1 は、本発明の第 1 の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。すなわち、同図に示した半導体素子 10 は、SiC 基板 11 の上に In<sub>0.1</sub>Ga<sub>0.9</sub>N バッファ層 12、窒化ガリウム系半導体層 13 がこの順序で堆積されている。

【0021】ここで、SiC 基板 11 としては、例えば (0001) 基板を用いることができる。(0001) SiC 基板上には、通常、(0001) 面を表面に有する窒化ガリウム系半導体がエピタキシャル成長する。

【0022】バッファ層 12 は、SiC 基板 11 と窒化ガリウム系半導体層 13 との熱膨張率の差に起因する応力を緩和する役割を有する。その材料としては、インジウムを含んだ窒化ガリウム系半導体を用いることが望ましく、その膜厚は、1 原子層以上とすることが望ましい。窒化ガリウム系半導体層 13 は LED やレーザなどの種々の素子構成部に対応する層である。すなわち、図 1 においては、単一の層として表されているが、この層 13 は、組成の異なる複数の窒化ガリウム系半導体層からなる任意の積層構造であっても良い。

【0023】本発明によれば、バッファ層 12 が熱膨張率の差に起因する応力を緩和するために、窒化ガリウム系半導体層 13 を 3 ミクロン以上の膜厚に成長しても、基板が反ったり、クラックが入ったりすることがなく、高品質の窒化ガリウム系半導体層 13 を安定して成長することができる。このように、バッファ層 12 が応力を緩和する理由は、バッファ層 12 がインジウムを含み、その結果として結晶が「軟らかく」なるからであると考えられる。すなわち、SiC 基板 11 と窒化ガリウム系半導体層 13 との間で生ずる応力を「軟らかい」緩衝層が吸収することにより、成長層のクラックや基板の反りが防止されるものと考えられる。

【0024】In<sub>x</sub>Ga<sub>1-x</sub>N バッファ層 12 のインジウム組成  $x$  は、 $0 < x \leq 1$  の範囲で適宜決定することができる。本発明者の実験によれば、バッファ層 12 のインジウム組成が高いほど、応力の緩和効果が顕著になる傾向が見られた。MOCVD (有機金属化学気相成長) 法により成長する場合には、例えば、バッファ層におけるインジウム組成  $x$  として、 $x = 0 \sim 0.3$  程度の範囲ま

では比較的容易に成長することができる。この範囲内の組成を有する結晶をバッファ層12として用いた場合であっても、クラックは観察されず、電気的・光学的な特性も極めて高品質な窒化ガリウム系半導体層13を得ることができた。従って、MOCVD法による場合には、インジウム組成xを約0.3程度とすると、結晶成長も比較的容易であり、良好な結果を得ることができる。しかし、インジウム組成をこれよりも高くしたバッファ層を安定して成長することができれば、応力を緩和する効果はさらに向上すると考えられる。

【0025】本発明によれば、このようにSiC基板上に高品質の窒化ガリウム系半導体層を安定して成長することができるため、基板を加工する素子化プロセスが従来よりもはるかに容易になる。すなわち、従来用いられてきたサファイア基板と比較してSiC基板は、エッチングや劈開などの加工が極めて容易である。従って、半導体レーザをはじめとする種々の半導体素子を容易に実現することができるようになる。

【0026】また、本発明によれば、導電性を有するSiC基板の上に良好な結晶性を有する厚い窒化ガリウム系半導体層を成長することができるので、基板の裏面側にも電極を有する半導体素子を実現することができるようになる。

【0027】さらに、本発明によれば、SiC基板上に形成する窒化ガリウム系半導体素子を、同一基板上に形成するその他の電子素子や発光素子などとモノリシックに形成することができる。このようにして、小型で高性能の半導体装置を作成することができるようになる。

【0028】次に、図1に示した半導体素子の製造方法の一例について説明する。

【0029】まず、例えばMOCVD装置の成長室にSiC基板11を導入し、水素ガスを流しながら、基板11を約1100℃で約10分間加熱し、基板表面に形成されている酸化物を除去する。

【0030】次に、基板温度を冷却し、トリメチル・ガリウム(TMG)、トリメチル・インジウム(TM-I)、アンモニアおよびキャリアガスである水素ガスを流して、バッファ層12としてInGaN層を成長する。

【0031】次に、基板温度を1100℃まで加熱し、TMG、アンモニアおよび水素キャリア・ガスを流して、膜厚約4μmのGaN層13を成長する。

【0032】最後に、室温まで冷却して図1に示した半導体素子10を得ることができる。ここで、バッファ層12の成長温度は、約300℃～800℃の範囲にあることが望ましく、400℃～600℃の範囲にあることがさらに望ましい。バッファ層の成長温度が低すぎると、MOCVD法による結晶成長時に原料ガスが分解しにくいために、バッファ層を堆積しにくい。また、バッファ層の成長温度が高すぎると、バッファ層が単結晶状

態で成長するが、その成長表面の平坦性が良好でなく、平滑な表面を得ることが困難となる。300℃～800℃の範囲で堆積したバッファ層は、多結晶状態であり、その後に基板温度を約1100℃程度まで昇温することにより、再結晶化して単結晶領域が拡大される。この単結晶領域がGaN13を成長する際に結晶方位の揃った種結晶となり、その種結晶からn型GaNの結晶が成長して均一なn型GaN単結晶層13を得ることができる。また、InGaNバッファ層12の層厚は、10～100nmの範囲にあることが望ましい。層厚が10nmよりも薄いか、あるいは500nmよりも厚いと、バッファ層の上に成長するGaN層13の表面モフォロジが劣化する傾向がみられるからである。また、バッファ層12の層厚を、200～1000nmの範囲とすると、結晶成長も容易であり、窒化ガリウム系半導体層13の表面モフォロジも安定するために、さらに望ましい。

【0033】本発明者は、前述の方法により成長した半導体素子10と、図10に示したような従来の方法による半導体素子とを試作して比較した。その結果、従来の方法による半導体素子では、肉眼による観察でも表面が白濁しており、多数のクラックが観察された。しかし、本発明による半導体素子10では、顕微鏡によってもクラックは全く観察されず、そのGaN層13の電気的・光学的な諸特性は、サファイア基板の上に成長したものと比較しても何ら遜色がなかった。

【0034】(実施例2) 次に、本発明の第2の実施例について説明する。

【0035】図2は、本発明の第2の実施例に係る窒化ガリウム系半導体LEDの断面構造を表す概略図である。すなわち、同図に示したLED20は、SiC基板21の上に、InGaNバッファ層22、n型コンタクト層23、発光層24、p型クラッド層25およびp型コンタクト層26が順次積層された構造を有する。さらに、n型コンタクト層23の一部が露出されてn側電極27が形成され、p型コンタクト層26の上にはp側電極28が形成されている。

【0036】バッファ層22としては、インジウムを含んだ窒化ガリウム系半導体を用い、例えば、前述したような比較的低温で成長したInGaN層とすることができる。n型コンタクト層23は、n側の電極コンタクトを確保するための層であり、例えばn型GaN層とすることができる。また、この層23は、光と注入キャリアとを発光層24に閉じこめるためのクラッド層としての役割も有する。

【0037】発光層24は、注入されたキャリアが再結合して発光を生ずる層であり、例えばアンドープのInGaN層、あるいは、組成の異なる2種類のInGaN層を交互に所定の数だけ積層したMQW(Multi-pile Quantum Well; 多重量子井戸)構造とすることができる。

【0038】p型クラッド層25は、光と注入キャリアとを発光層24に閉じこめるための層であり、例えば、p型のGaN層とすることができます。

【0039】p型コンタクト層26は、p側の電極コンタクトを確保するための層であり、例えばp型GaN層とすることができます。

【0040】ここで、図2に示したような構造においては、n型コンタクト層23において、電流を層厚に対して横方向に流す必要があるために、コンタクト層23の層厚が厚い方が電流が流れやすい。また、コンタクト層23の層厚が薄いと、このような構造を作成する際にあっても、表面側からエッティングしてn型コンタクト層23を露出させる工程で、エッティングの終了点の精密な制御が必要とされる。

【0041】しかし、従来は、SiC基板上にこのような層厚が3μmを超えるような積層構造を形成すると、クラックが発生し、結晶性も劣化して、LEDを作成することが不可能であった。これに対して、本発明によれば、インジウムを含んだバッファ層22を設けることにより、層厚が3μmを超えるような積層構造を成長しても、クラックは全く発生せず、良好な特性を有するLEDを作成することができる。すなわち、本発明者の試作結果によれば、図2のLEDの発光ピーク波長は450nmであり、8°の指向性を有するレンズ形状の樹脂に封止して発光特性を評価した結果、2カンデラの輝度を得ることができた。これらは、従来のサファイア基板上に形成したLEDと比較して何ら遜色のない値である。

【0042】(実施例3) 次に、本発明の第3の実施例について説明する。

【0043】図3は、本発明の第3の実施例に係る窒化ガリウム系半導体LEDの断面構造を表す概略図である。すなわち、同図に示したLED30は、n型の6H-SiC基板31の上に、InGaNバッファ層32、n型クラッド層33、発光層34、p型クラッド層35およびp型コンタクト層36が順次積層された構造を有する。本実施例において、特徴的な点のひとつは、n側電極37がSiC基板31の裏面側に形成され、さらに、n型クラッド層23の一部が露出されて、その露出面からSiC基板31に至る貫通孔Hが設けられ、接続電極39が埋め込まれている点である。この接続電極39は、例えば、アルミニウム(A1)やチタン(Ti)などの材料により形成することができ、n型クラッド層33とn型SiC基板31とを電気的に接続する役割を有する。

【0044】バッファ層32をはじめとする各半導体層は、図2に関して前述したものと同様の構成とすることができます。

【0045】本実施例においても、インジウムを含んだバッファ層32を設けることにより、層厚が3μmを超えるような積層構造を成長しても、クラックは全く発生

せず、良好な特性を有するLEDを作成することができる。すなわち、本発明者の試作結果によれば、図3のLEDの発光ピーク波長は450nmであり、8°の指向性を有するレンズ形状の樹脂に封止して発光特性を評価した結果、2カンデラの輝度を得ることができた。これらは、従来のサファイア基板上に形成したLEDと比較して何ら遜色のない値である。

【0046】さらに、本実施例においては、n側電極37をより容易に形成することができるという効果も得ることができる。

【0047】(実施例4) 次に、本発明の第4の実施例について説明する。

【0048】図4は、本発明の第4の実施例に係る窒化ガリウム系半導体素子の断面構造を表す概略図である。すなわち、同図に示した半導体素子40は、n型の6H-SiC基板41の上に、InGaNバッファ層42、n型GaN層43、p型GaN層44が順次積層された構造を有する。さらに、SiC基板41の裏面にn側電極45、p型GaN層44の上にp側電極46が、それ20 ぞれ設けられている。ここで、バッファ層42の組成は、In<sub>0.13</sub>Ga<sub>0.87</sub>Nとし、n型GaN層43の層厚は約2μm、p型GaN層44の層厚は約0.5μmとした。

【0049】本発明者は、本実施例により得られた半導体素子40と、図11に示したような従来の半導体素子とをそれぞれ試作し、その電流特性を評価した。その結果、従来の半導体素子では、n側電極とp側電極との間の抵抗は極めて高く、電流を流すことが困難であったが、本実施例による半導体素子40においては、n側電極45とp側電極46との間の抵抗は極めて低く、電流を容易に流すことができた。このように、本実施例において電流を流すことができた理由としては、以下の3点が挙げられる。まず、第1に、In<sub>0.13</sub>Ga<sub>0.87</sub>Nバッファ層42のバンドギャップは、6H-SiCとGaNとの中間の値を有し、両者の間のバンド不連続によるヘテロ障壁を緩和する働きをすることが考えられる。第2に、ノンドープ、すなわちドーピングを施さないInGaNは、従来バッファ層として用いられていたノンドープのGaxAl<sub>1-x</sub>N(0≤x≤1)と比較するとn型キャリア濃度が高いことが挙げられる。第3に、InGaNの結晶は、GaxAl<sub>1-x</sub>N(0≤x≤1)の結晶に比べて軟らかいために、SiC基板41とGaN層43との間で生ずる歪みを緩和して結晶性を顕著に改善する働きをすることが挙げられる。

【0050】ここで、In<sub>x</sub>Ga<sub>1-x</sub>Nバッファ層42のインジウム組成xは、0<x≤1の範囲で適宜決定することができ、望ましくは0.1≤x≤0.3、さらに望ましくは0.1<x<0.14が良い。その理由としては、以下の3点を挙げができる。まず第1に、650 H-SiCの室温でのバンドギャップは3.09eVで

あり、GaNは3.39eV、InNは1.89eVである。従って、 $In_xGa_{1-x}N$ バッファ層のインジウム組成xが $0 < x < 0.14$ の場合に、6H-SiCとGaNとの間のバンドギャップを有する。第2に、インジウム組成xが大きいほど、クラック防止の効果が大きいが、結晶成長が難しくなる。第3に $In_xGa_{1-x}N$ バッファ層においては、インジウム組成xが大きいほどn型キャリア濃度が増加する。

**[0051]** (実施例5) 次に、本発明の第5の実施例について説明する。

**[0052]** 図5は、本発明の第5の実施例に係る窒化ガリウム系半導体LEDの断面構造を表す概略図である。すなわち、同図に示したLED50は、n型6H-SiC基板51の上に、InGaNバッファ層52、n型クラッド層53、発光層54、p型クラッド層55およびp型コンタクト層56が順次積層された構造を有する。さらに、SiC基板51の裏面にn側電極57が形成され、p型コンタクト層56の上にはp側電極58が形成されている。

**[0053]** バッファ層52としては、インジウムを含んだ窒化ガリウム系半導体を用い、例えば、前述したような比較的の低温で成長した $In_{0.13}Ga_{0.87}N$ 層とすることができる。n型クラッド層53およびp型クラッド層55は、それぞれ、光と注入キャリアとを発光層54に閉じこめる役割を有する。n型クラッド層53は、例えばn型GaNとし、p型クラッド層55は、例えばp型AlGaNとすることができます。

**[0054]** 発光層54は、注入されたキャリアが再結合して発光を生ずる層であり、例えばアンドープのInGaN層、あるいは、組成の異なる2種類のInGaN層を交互に所定の数だけ積層したMQW (Multi-pile Quantum Well; 多重量子井戸) 構造とすることができます。

**[0055]** p型コンタクト層56は、p側の電極コンタクトを確保するための層であり、例えばp型GaN層とすることができます。

**[0056]** 本実施例においても、インジウムを含んだバッファ層52を設けているために、SiC基板51の上に $3\mu m$ を超えるような積層構造を成長してもクラックが生ずることがなく、良好な結晶性の半導体層を得ることができる。

**[0057]** また、本実施例においては、前述した半導体素子40の場合と同様に、素子の上下にそれぞれ形成したn側電極57とp側電極58との間で容易に電流を流すことができる。従って、絶縁性のサファイア基板を用いた従来のLEDのように、素子の上面にn側電極とp側電極とを形成する必要が無くなり、素子形成プロセスを簡略化することができ、素子のサイズを大幅に縮小することができるとともに、設計の自由度も大幅に改善される。

**[0058]** 本発明者の試作の結果、本実施例によるLEDは、発光ピーク波長は450nmであり、8°の指向性を有するレンズ形状の樹脂に封止して発光特性を評価した結果、2.5カンデラの輝度を得ることができた。すなわち、従来のサファイア基板上に形成したLEDと同程度の発光輝度を得ることができた。

**[0059]** (実施例6) 図6は、本発明の第6の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。すなわち、同図に示した半導体素子60は、Si基板61の上に $In_{0.3}Ga_{0.7}N$ バッファ層62、窒化ガリウム系半導体層63がこの順序で堆積されている。

**[0060]** ここで、Si基板61としては、例えば(111)基板を用いることができる。(111)Si基板上には、通常、(0001)面を表面に有する窒化ガリウム系半導体層がエピタキシャル成長する。

**[0061]** 本実施例においても、バッファ層62としては、インジウムを含んだ窒化ガリウム系半導体を用いることが望ましい。このようなバッファ層62は、Si基板61と窒化ガリウム系半導体層63との熱膨張率の

差に起因する応力を緩和するために、窒化ガリウム系半導体層63を $3\mu m$ 以上の膜厚に成長しても、クラックが入ったり、基板が反ったりすることがなく、高品質の窒化ガリウム系半導体層63を安定して成長することができる。

**[0062]** このように、バッファ層62が応力を緩和する理由は、バッファ層62がインジウムを含み、その結果として結晶が「軟らかく」なるからであると考えられる。すなわち、Si基板61と窒化ガリウム系半導体層63との間で生ずる応力を「軟らかい」緩衝層が吸収することにより、成長層のクラックや基板の反りが防止されるものと考えられる。

**[0063]**  $In_xGa_{1-x}N$ バッファ層62のインジウム組成xは、 $0 < x \leq 1$ の範囲で適宜決定することができる。本発明者の実験によれば、バッファ層12のインジウム組成が高いほど、応力の緩和効果が顕著になる傾向が見られた。MOCVD (有機金属化学気相成長) 法により成長する場合には、インジウム組成xが大きくなると結晶成長が難しくなるので、バッファ層におけるインジウム組成xとして、 $x = 0 \sim 0.3$ 程度の範囲とすることができる。この範囲内の組成を有する結晶をバッファ層62として用いた場合であっても、クラックは観察されず、電気的・光学的な特性も極めて高品質な窒化ガリウム系半導体層63を得ることができた。但し、Si基板の場合は、前述したSiC基板の場合と比較して歪みが大きく、窒化ガリウム系半導体層63にクラックが生じやすいので、バッファ層62のインジウム組成xは、 $0.2 \leq x \leq 0.3$ の範囲とすることがさらに望ましい。

**[0064]** 本実施例によれば、このようにSi基板上に高品質の窒化ガリウム系半導体層を安定して成長する

ことができるため、基板を加工する素子化プロセスが従来よりもはるかに容易になる。すなわち、従来用いられてきたサファイア基板と比較してSi基板は、エッチングや劈開などの加工が極めて容易である。従って、半導体レーザをはじめとする種々の半導体素子を容易に実現することができるようになる。

【0065】また、本発明によれば、導電性を有するSi基板の上に良好な結晶性を有する厚い窒化ガリウム系半導体層を成長することができるので、基板の裏面側にも電極を有する半導体素子を実現することができるようになる。

【0066】さらに、本発明によれば、Si基板上に形成する窒化ガリウム系半導体素子を、同一基板上に形成するその他の電子素子や発光素子などとモノリシックに形成することができる。このようにして、小型で高性能の半導体装置を作成することができるようになる。

【0067】また、本発明によれば、大口径のSi基板上に窒化ガリウム系半導体素子を形成することができるようになり、製造コストを低減することができる。すなわち、従来用いられてきたサファイア基板は、せいぜい2インチ径のものであったが、シリコン基板では、8インチ径以上の大口径の基板が容易に得られる。従って、製造コストをはるかに低減することができるようになる。

【0068】さらに、本発明によれば、安価なシリコン基板を用いることができ、原料コストも低減することもできる。

【0069】次に、図6に示した半導体素子の製造方法の一例について説明する。

【0070】まず、例えばMOCVD装置の成長室にSi基板61を導入し、水素ガスを流しながら、基板61を約1100°Cで約10分間加熱し、基板表面に形成されている酸化物を除去する。

【0071】次に、基板温度を約450°Cまで冷却し、TMG、TMI、アンモニアおよびキャリアガスである水素ガスを流して、バッファ層62としてInGa<sub>0.7</sub>N層を成長する。

【0072】次に、基板温度を1100°Cまで加熱し、TMG、アンモニアおよび水素キャリア・ガスを流して、膜厚約4μmのGaN層63を成長する。

【0073】最後に、室温まで冷却して図6に示した半導体素子60を得ることができる。本発明者は、上述の方法により半導体素子60を試作し、比較例として図12に示した従来の半導体素子も試作して、両者を評価した。その結果、従来の素子では、GaN層の表面にクラックが生じていることが肉眼でも観察されたのに対して、本実施例による半導体素子60では、光学顕微鏡で観察してもクラックは認められず、また、電気的、光学的諸特性も、極めて良好であった。

【0074】(実施例7) 次に、本発明の第7の実施例

について説明する。

【0075】図7は、本発明の第7の実施例に係る窒化ガリウム系半導体LEDの断面構造を表す概略図である。すなわち、同図に示したLED70は、Si基板71の上に、InGaNバッファ層72、n型コンタクト層73、発光層74、p型クラッド層75およびp型コンタクト層76が順次積層された構造を有する。さらに、n型コンタクト層73の一部が露出されてn側電極77が形成され、p型コンタクト層76の上にはp側電極78が形成されている。

【0076】バッファ層72としては、インジウムを含んだ窒化ガリウム系半導体を用い、例えば、前述したような比較的の低温で成長したIn<sub>0.3</sub>Ga<sub>0.7</sub>N層とすることができます。その他の各層の役割や組成は、図2に関して前述したLED20と概略同様と/orすることができ、詳細な説明は省略する。

【0077】本実施例によれば、インジウムを含んだバッファ層72を設けることにより、Si基板の上に層厚が3μmを超えるような積層構造を成長しても、クラックは全く発生せず、良好な特性を有するLEDを作成することができる。すなわち、本発明者の試作結果によれば、図7のLEDの発光ピーク波長は450nmであり、8°の指向性を有するレンズ形状の樹脂に封止して発光特性を評価した結果、1.5カンデラの輝度を得ることができた。

【0078】(実施例8) 次に、本発明の第8の実施例について説明する。

【0079】図8は、本発明の第8の実施例に係る窒化ガリウム系半導体LEDの断面構造を表す概略図である。すなわち、同図に示したLED80は、n型Si基板81の上に、InGaNバッファ層82、n型クラッド層83、発光層84、p型クラッド層85およびp型コンタクト層86が順次積層された構造を有する。

【0080】本実施例のLED80の概略構成や各層の組成などは、図3に関して前述したLED30と概略同様と/orすることができるので、詳細な説明は省略する。しかし、本実施例においては、バッファ層82の材料としてIn<sub>0.3</sub>Ga<sub>0.7</sub>Nを用いた。

【0081】本実施例によるLED80の発光特性は、前述したLED70と概略同様であったが、本実施例によれn側電極87をより容易に形成することができるという効果を得ることができる。

【0082】(実施例9) 次に、本発明の第9の実施例について説明する。

【0083】図9は、本発明の第9の実施例に係る窒化ガリウム系半導体LEDの断面構造を表す概略図である。すなわち、同図に示したLED90は、n型Si基板91の上に、InGaNバッファ層92、n型クラッド層93、発光層94、p型クラッド層95およびp型コンタクト層96が順次積層された構造を有する。さら

に、 $S_i$ 基板91の裏面にn側電極97が形成され、p型コンタクト層96の上にはp側電極98が形成されている。

【0084】バッファ層92としては、インジウムを含んだ窒化ガリウム系半導体を用い、例えば、前述したような比較的の低温で成長した $In_{0.3}Ga_{0.7}N$ 層とすることができます。その他の構成や各層の組成などは図5に関して前述したLED50の場合と概略同様とすることができるので、詳細な説明は省略する。

【0085】本実施例によるLED90においては、n側電極97とp側電極98との間の抵抗は極めて低く、電流を容易に流すことができた。このように、本実施例において電流を流すことができた理由としては、以下の3点が挙げられる。まず、第1に、 $In_{0.3}Ga_{0.7}N$ バッファ層92のバンドギャップは、 $S_i$ と $GaN$ との間に値を有し、両者の間のバンド不連続によるヘテロ障壁を緩和する働きをすることが考えられる。第2に、ノンドープ、すなわちドーピングを施さない $InGaN$ は、従来用いられていたノンドープの $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ )と比較するとn型キャリア濃度が高いことが挙げられる。第3に、 $InGaN$ の結晶は、 $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ )の結晶に比べて軟らかいために、 $S_i$ 基板41と $GaN$ 層43との間で生ずる歪みを緩和して結晶性を顕著に改善する働きをすることが挙げられる。

【0086】また、 $In_xGa_{1-x}N$ バッファ層92のインジウム組成xは、 $0 < x \leq 1$ の範囲で適宜決定することができ、 $0.2 \leq x \leq 0.3$ の範囲にあることが望ましい。その理由としては、以下の3点を挙げることができます。まず第1に、 $S_i$ の室温でのバンドギャップは1.11eVであり、 $GaN$ は3.39eV、 $InN$ は1.89eVである。従って、 $In_xGa_{1-x}N$ バッファ層のインジウム組成xが $0 < x \leq 1$ の場合に、 $S_i$ と $GaN$ との間のバンドギャップを有する。第2に、インジウム組成xが大きいほど、クラック防止の効果が大きいが、結晶成長が難しくなる。第3に $In_xGa_{1-x}N$ バッファ層においては、インジウム組成xが大きいほどn型キャリア濃度が増加する。

【0087】本実施例においても、インジウムを含んだバッファ層92を設けているために、 $S_i$ 基板91の上に $3\mu m$ を超えるような積層構造を成長してもクラックが生ずることなく、良好な結晶性の半導体層を得ることができる。

【0088】また、本実施例においては、前述した半導体素子50の場合と同様に、素子の上下にそれぞれ形成したn側電極97とp側電極98との間で容易に電流を流すことができる。従って、絶縁性のサファイア基板を用いた従来のLEDのように、素子の上面にn側電極とp側電極とを形成する必要が無くなり、素子形成プロセスを簡略化することができ、素子のサイズを大幅に縮小

することができるとともに、設計の自由度も大幅に改善される。

【0089】本発明者の試作の結果、本実施例によるLED90は、発光ピーク波長は450nmであり、8°の指向性を有するレンズ形状の樹脂に封止して発光特性を評価した結果、1.5カンデラの輝度を得ることができた。

【0090】以上、本発明の実施の形態について具体例を参照しつつ説明したが、本発明はこれに限定されるものではない。この他にも、例えば、本発明によれば、基板として $SiC$ や $Si$ 以外の種々の材料を用いて高品質の窒化ガリウム系半導体層を成長することができるようになる。例えば、従来用いられてきたサファイア( $Al_2O_3$ )について本発明を適用すれば、従来よりもさらに高品質の窒化ガリウム系半導体層を得ることができ。また、その他にも、 $GaP$ 、 $GaAs$ 、スピネル( $MgAl_2O_4$ )などの基板を用いて、高品質で厚い窒化ガリウム系半導体層をエピタキシャル成長することができるようになる。

【0091】また、前述した具体例では、半導体素子としてLEDを例に挙げて説明したが、本発明は窒化ガリウム系半導体を用いた半導体レーザについても同様に適用することができる。その他、本発明の要旨を逸脱しない範囲で種々に変形して実施することが可能である。

#### 【0092】

【発明の効果】本発明は、以上説明したような形態で実施され、以下に説明する効果を奏する。

【0093】まず、本発明によれば、インジウムを含んだバッファ層が熱膨張率の差に起因する応力を緩和するために、窒化ガリウム系半導体層を3ミクロン以上の膜厚に成長しても、基板が反ったり、クラックが入ったりすることなく、高品質の窒化ガリウム系半導体層を $SiC$ 基板や $Si$ 基板の上に安定して成長することができる。この理由としては、 $In_xGa_{1-x}N$ バッファ層 ( $0 < x \leq 1$ )の結晶は、従来のバッファ層の材料である $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ )の結晶に比べて軟らかいために、基板と窒化ガリウム系半導体層との間で生ずる歪みを緩和して結晶性を顕著に改善する働きをするからであると考えられる。また、 $S_i$ 基板の場合には、 $In_xGa_{1-x}N$ バッファ層 ( $0 < x \leq 1$ )の格子定数が $Si$ と $GaxAl_{1-x}N$  ( $0 \leq x \leq 1$ )との間の値を有するために、格子定数の違いに起因する歪みを緩和することができるという理由も考えられる。

【0094】また、本発明によれば、インジウムを含んだバッファ層を用いることにより、n側電極を $SiC$ 基板や $Si$ 基板の裏面に設けることができる。つまり、素子の上下にそれぞれn側電極とp側電極とを形成することができる。従って、絶縁性のサファイア基板を用いた従来のLEDのように、素子の上面にn側電極とp側電極とを形成する必要が無くなり、素子形成プロセスを簡

略化することができ、素子のサイズを大幅に縮小することができるとともに、設計の自由度も大幅に改善される。

【0095】さらに、本発明によれば、S i C基板やS i基板の上に高品質の窒化ガリウム系半導体層を安定して成長することができるため、基板を加工する素子化プロセスが従来よりもはるかに容易になる。すなわち、従来用いられてきたサファイア基板と比較してS i CやS iは、エッチングや劈開などの加工が極めて容易である。従って、半導体レーザをはじめとする種々の半導体素子を容易に実現することができるようになる。

【0096】さらに、本発明によれば、S i C基板やS i基板上に形成する窒化ガリウム系半導体素子を、同一基板上に形成するその他の電子素子や発光素子などモノリシックに形成することができる。このようにして、小型で高性能の半導体装置を作成することができるようになる。

【0097】また、本発明によれば、大口径の基板上に窒化ガリウム系半導体素子を形成することができるようになり、製造コストを低減することができる。例えば、従来用いられてきたサファイア基板は、せいぜい2インチ径のものであったが、S i基板では、8インチ径以上の大口径の基板が容易に得られる。従って、製造コストをはるかに低減することができるようになる。

【0098】さらに、本発明によれば、安価なS i基板を用いることができ、原料コストも低減することもできる。

【0099】このように、本発明によれば、高品質の窒化ガリウム系半導体層をS i CやS iなどの種々の基板上に安定して成長することができるようになり、産業上のメリットは多大である。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図2】本発明の第2の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図3】本発明の第3の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図4】本発明の第4の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図5】本発明の第5の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図6】本発明の第6の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図7】本発明の第7の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図8】本発明の第8の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図9】本発明の第9の実施例に係る窒化ガリウム系半導体素子を表す概略断面図である。

【図10】S i C基板の上に従来の方法により窒化ガリウム系半導体を結晶成長させた場合の概略断面図である。

【図11】S i C基板上に形成した半導体素子の断面構造を示す概略図である。

【図12】シリコン基板の上に従来の方法により窒化ガリウム系半導体を結晶成長させた場合の概略断面図である。

#### 【符号の説明】

10、20、30、40、50、60、70、80、90 窒化ガリウム系半導体素子

11、21、31、41、51 S i C基板

12、22、32、42、52、62、72、82、92 パッファ層

13、23～26、33～36、43～46、53～56、63、73～76、83～86、93～96 窒化ガリウム系半導体層

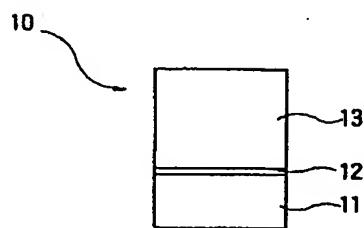
27、37、45、57、77、87、97 n側電極

28、38、46、58、78、88、98 p側電極

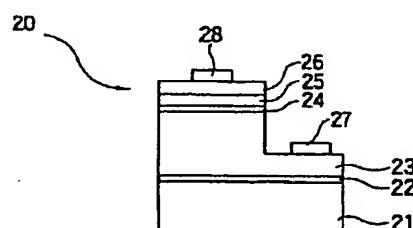
39、89 接続電極

H 接続孔

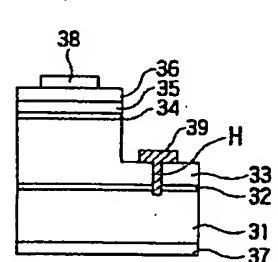
【図1】



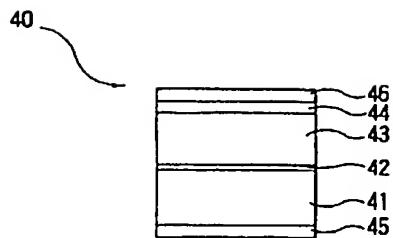
【図2】



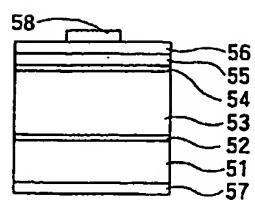
【図3】



【図4】



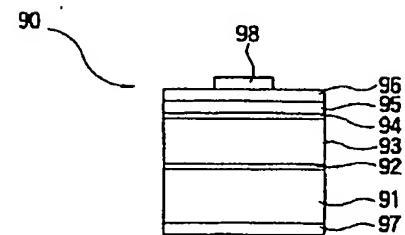
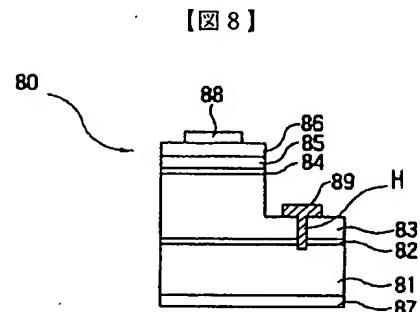
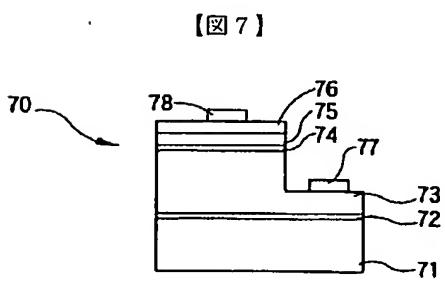
【図5】



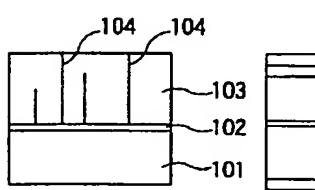
【図6】



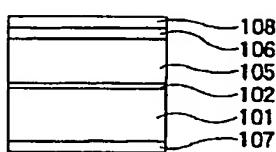
【図9】



【図10】



【図11】



【図12】

